



JP2001004676

Biblio

Page 1

Drawing



## ENERGY-SAVING SUPPORTING SYSTEM FOR MANUFACTURING FACILITY AND METHOD THEREOF

Patent Number: JP2001004676  
Publication date: 2001-01-12  
Inventor(s): OUCHI SADAMI; BABA TAKAO  
Applicant(s): MITSUBISHI ELECTRIC CORP  
Requested Patent: ☐ JP2001004676  
Application Number: JP19990170811 19990617  
Priority Number(s):  
IPC Classification: G01R22/00  
EC Classification:  
Equivalents:

### Abstract

**PROBLEM TO BE SOLVED:** To form an energy unit consumption characteristic graph representing a change in an energy unit consumption by performing approximation process on respective points plotted on an energy unit consumption characteristic graph and finding its approximate expression.

**SOLUTION:** First of all, an object name such as manufacturing facility 8 and a time frequency to be collected are inputted to an energy consumption amount collecting means 3. According to a starting command from the collecting means 3, an energy consumption amount measuring device 7 connects a power measuring sensor and the like to the manufacturing facility 8 and the like for measuring an energy consumption amount. Then, this amount is stored in the collecting means 3. A manufacture amount for a fixed term is also inputted. An energy unit consumption computing means 4 computes an energy unit consumption from these data, and an energy unit consumption graph forming means 5 forms a graph using a time statistic for the abscissa and using an energy unit consumption for the vertical. This graph is indicated on a display device 1 by an energy unit consumption statistic graph indicating means 6.

Data supplied from the esp@cenet database - I2



證據三

異議理由書  
第100007001号  
平成11年11月

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-4674

(P2001-4674A)

(43) 公開日 平成13年1月12日 (2001.1.12)

(51) Int.Cl.	識別記号	F I	テマコード* (参考)
G 0 1 R 19/165		G 0 1 R 19/165	L 2 G 0 1 4
31/02		31/02	2 G 0 3 5

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号 特願平11-170640

(22) 出願日 平成11年6月17日 (1999. 6. 17)

(71) 出願人 395011665

株式会社ハーネス総合技術研究所

愛知県名古屋市南区菊住1丁目7番10号

(71) 出願人 000183406

住友電装株式会社

三重県四日市市西末広町1番14号

(71) 出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(74) 代理人 100067828

弁理士 小谷 悦司 (外2名)

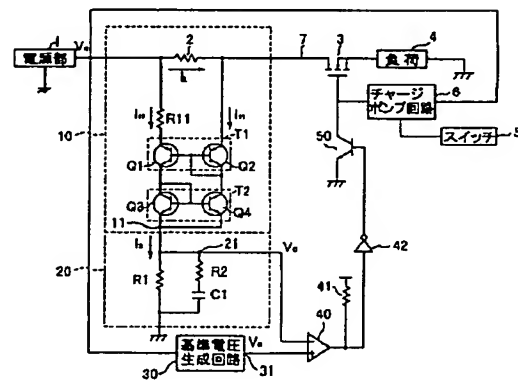
最終頁に続く

(54) 【発明の名称】 過電流検知回路

(57) 【要約】

【課題】 通電開始時に突入電流が生じたり、モータのロック電流のように通電途中で正常動作の一環として電流レベルが上昇するような負荷に対して、正常動作を過電流と誤検知することなく、過電流が生じたときのみ確実にこれを検知することが可能であって、しかもその検知を簡素な回路構成で行う。

【解決手段】 電流検出回路10は、シャント抵抗2に流れる負荷電流 $I_L$ に比例する比例電流 $I_s$ を出力部11から出力する。積分回路20は、抵抗R1が電流検出回路10の出力部11とアースとの間に接続され、抵抗R2およびコンデンサC1からなる直列回路が抵抗R1に並列に接続されて構成される。コンパレータ40により積分回路20からの出力電圧 $V_o$ と基準電圧生成回路30からの基準電圧 $V_R$ とが比較され、 $V_o > V_R$ になるとコンパレータ40から過電流信号としてローレベルの電圧信号が出力される。



## 【特許請求の範囲】

【請求項1】 電源部と負荷を接続する電線に設けられたスイッチ手段をオンにすることにより上記電源部から上記負荷への電流供給を行う電流供給回路での過電流を検知する回路であって、

上記負荷に供給される負荷電流に対応するレベルの対応信号を第1出力部から出力する電流検出手段と、

上記対応信号と時間との積に相当する積分信号を第2出力部から出力する積分信号出力手段と、

予め設定されたレベルの基準信号を出力する基準信号出力手段と、

上記積分信号と上記基準信号のレベルを比較して上記積分信号が上記基準信号以上になると過電流信号を出力する過電流信号出力手段とを備えたことを特徴とする過電流検知回路。

【請求項2】 請求項1記載の過電流検知回路において、

上記電流検出手段は、上記負荷電流に比例するレベルの電流信号を上記第1出力部から出力するもので、

上記積分信号出力手段は、上記第1出力部とアースとの間に接続された抵抗および当該抵抗に並列接続されたコンデンサを備え、上記抵抗の上記第1出力部側を上記第2出力部とするもので、

上記基準信号出力手段は、上記基準信号として予め設定されたレベルの基準電圧を上記電源部から出力される電源電圧に基づいて生成する基準電圧生成回路を備えたものであることを特徴とする過電流検知回路。

【請求項3】 請求項2記載の過電流検知回路において、

上記積分信号出力手段は、上記コンデンサに直列接続された第2抵抗をさらに備え、上記コンデンサおよび上記第2抵抗からなる直列回路が上記抵抗に並列接続されたものであることを特徴とする過電流検知回路。

【請求項4】 請求項3記載の過電流検知回路において、上記第2抵抗の抵抗値は、上記スイッチ手段に流れる電流が当該スイッチ手段の安全動作領域限界に達するまでに上記過電流信号出力手段から上記過電流信号が出力されるように設定されていることを特徴とする過電流検知回路。

【請求項5】 請求項1～4のいずれかに記載の過電流検知回路において、上記過電流信号が出力されると上記スイッチ手段をオフにする回路遮断手段を備えたことを特徴とする過電流検知回路。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電源部から負荷に電流を供給する電流供給回路において過電流を精度良く検知する過電流検知回路に関するものである。

【0002】

【従来の技術】従来、自動車に装備される電装品などの負荷にバッテリーから電流を供給する電流供給回路にお

て、例えば自動車の衝突事故などで電線が車体の金属部分に短絡すると電線に過電流が流れて発熱するなどの不都合が生じるので、負荷や電線を保護するために電線に流れる過電流を検知する必要があった。

【0003】一般に、電線は複数の素線が合成樹脂などにより被覆されて形成されるが、自動車の電気回路に用いられる電線における過電流検知を検討する場合には、例えば衝突事故などの際に、電線を形成する素線全体が完全に車体の金属部分に短絡した場合だけでなく、絶縁被覆の一部が破れ、そこから電線の一部がはつれ出て金属部分と接触するような場合も検討する必要がある。

【0004】上記のような被覆が破れた状態の場合には、より少ない導線に電流が集中することになるため、同レベルの過電流であっても導線の温度上昇は上記完全な短絡状態の場合よりも大きくなるので、導線の発熱によって、より短時間で被覆が過熱状態となり、被覆樹脂の劣化が進行することになる。

【0005】最悪の状態は、電線を構成する素線1本がはつれ出てアースと接触した状態である。図9に電線の劣化特性を示す。なお、劣化特性とは、ある電流値が電線に流れているときに過熱により被覆樹脂の劣化が急激に進み始める通電時間を示すものである。図9に示すように、素線1本の短絡による劣化特性A1は完全な短絡による劣化特性A2よりも低電流側にシフトしている。

【0006】従来、過電流検知の方法として、所定レベルに設定された過電流判定レベルと負荷電流とを比較し、負荷電流が過電流判定レベル以上になると過電流と判定することが行われている。ところが、負荷のなかにはランプやモータなどのように通電開始時に一時的に電流レベルが急上昇する突入電流を生じるものがあるが、この突入電流は異常電流ではないため、突入電流が流れても過電流と判定しないようにする必要があり、そのための手段として、過電流判定レベルを通電開始時には高くしておき、時間の経過とともに低くする等の工夫を要する。

【0007】従来、このような突入電流を生じる負荷についても素線1本の短絡による過電流のみを的確に検知する回路として、図10に示すような回路が提案されている（特開平11-51983号公報参照）。同図に示す回路は、ランプスイッチ101がオンにされると制御部102からの制御信号により駆動部103から駆動電圧が印加されてFET104がオンにされることにより、電源部105から負荷106に電流を供給する回路である。この回路では、ランプスイッチ101がオンにされるまではトランジスタ107がオンにされており、コンパレータ108で比較される過電流判定レベルとして、突入電流に対応するレベルより高い第1レベルの電圧が電源回路109から印加される。そして、ランプスイッチ101がオンにされると、トランジスタ107がオフにされて第1レベル電圧の印加が遮断され、コンデ

ンサおよび抵抗からなる充電回路 110 の作用によって、基準電圧生成回路 111 により生成される第 1 レベルより低い第 2 レベルの電圧に向けて過電流判定レベルが徐々に低下するようになっている。この図 10 に示す回路によって、図 9 の一点鎖線に示す過電流検知ライン A3 を形成し、負荷電流 A4 の突入電流を過電流と誤検知しないようにしている。

【0008】

【発明が解決しようとする課題】ところが、上記図 10 に示す特開平 11-51983 号公報記載の過電流検知回路では、突入電流を過電流と誤検知するのは防止できるが、例えば自動車において、図 11 に示すように、パワーウィンドーが開閉終了したときや電動ミラーが端部で停止したときにモータに流れるロック電流によって負荷電流 A4 のレベルが過電流検知ライン A3 より高くなった場合には、過電流と誤検知してしまうおそれがある。

【0009】また、図 10 の回路では、過電流判定レベルとして第 1 レベルの電圧および第 2 レベルの電圧を出力する必要があるために電源回路 109 および基準電圧生成回路 111 の 2 つの回路を備え、さらに負荷 106 をオンにするランプスイッチ 101 に同期してトランジスタ 107 をオンオフするための回路を備えており、これによって回路構成が複雑化していた。このような駆動信号の種類が多く、入出力の端子数が多い複雑な回路構成では、集積回路 (Integrated Circuit、以下「IC」という。) 化が困難であり、回路構成の簡素化が望まれている。

【0010】本発明は、上記問題を解決するもので、通電開始時に突入電流が生じたり、モータのロック電流のように通電途中で正常動作の一環として電流レベルが上昇するような負荷に対して、正常動作を過電流と誤検知することなく、過電流が生じたときのみ確実にこれを検知することが可能であって、しかもその検知を簡素な回路構成で行うことができる過電流検知回路を提供することを目的とする。

【0011】

【課題を解決するための手段】本発明は、電源部と負荷を接続する電線に設けられたスイッチ手段をオンにすることにより上記電源部から上記負荷への電流供給を行う電流供給回路での過電流を検知する回路であって、上記負荷に供給される負荷電流に対応するレベルの対応信号を第 1 出力部から出力する電流検出手段と、上記対応信号と時間との積に相当する積分信号を第 2 出力部から出力する積分信号出力手段と、予め設定されたレベルの基準信号を出力する基準信号出力手段と、上記積分信号と上記基準信号のレベルを比較して上記積分信号が上記基準信号以上になると過電流信号を出力する過電流信号出力手段とを備えたものである。

【0012】この構成によれば、負荷に供給される負荷

電流に対応するレベルの対応信号が電流検出手段の第 1 出力部から出力され、この対応信号と時間との積に相当する積分信号が積分信号出力手段の第 2 出力部から出力される。一方、予め設定されたレベルの基準信号が基準信号出力手段により出力されており、上記積分信号と上記基準信号のレベルが比較され、上記積分信号が上記基準信号以上になると過電流信号が出力される。このように、対応信号と時間との積に相当する積分信号を用いることにより、正常動作の一環として通電開始時に負荷電流のレベルが上昇する突入電流や、通電途中でレベルが上昇するモータのロック電流などのいずれの場合でも過電流と誤検知することがなくなる。これによって、必要とする基準信号が 1 つだけの簡素な構成で、過電流の適正な検知が可能になる。

【0013】また、上記電流検出手段は、上記負荷電流に比例するレベルの電流信号を上記第 1 出力部から出力するもので、上記積分信号出力手段は、上記第 1 出力部とアースとの間に接続された抵抗および当該抵抗に並列接続されたコンデンサを備え、上記抵抗の上記第 1 出力部側を上記第 2 出力部とするもので、上記基準信号出力手段は、上記基準信号として予め設定されたレベルの基準電圧を上記電源部から出力される電源電圧に基づいて生成する基準電圧生成回路を備えたものであるとしてもよい。

【0014】この構成によれば、負荷電流に比例するレベルの電流信号が抵抗を介してアースに流れるとともにコンデンサが充電されるので、第 2 出力部に電流信号と時間との積に相当する積分信号として電圧信号が形成され、この電圧信号と基準電圧とが比較されることとなる。これによって、抵抗およびコンデンサを並列に記しただけの簡素な回路構成で、過電流の適正な検知が行われることとなる。また、抵抗およびコンデンサのパラメータを変化させることにより、所望の形状の積分信号を形成することができ、これによって負荷や電線の特性に応じて適正な過電流検知レベルの設定が可能になる。

【0015】また、上記積分信号出力手段は、上記コンデンサに直列接続された第 2 抵抗をさらに備え、上記コンデンサおよび上記第 2 抵抗からなる直列回路が上記抵抗に並列接続されたものであることにより、第 2 抵抗の抵抗値を変化させることで積分信号の特性、すなわち時間経過に対するレベル変化の設定自由度を更に高めることが可能になり、これによって過電流検知レベルの設定をさらに適正なものにすることができる。

【0016】なお、この第 2 抵抗の抵抗値は、上記スイッチ手段に流れる電流が当該スイッチ手段の安全動作領域限界に達するまでに上記過電流信号出力手段から上記過電流信号が出力されるように設定されていることにより、スイッチ手段の過電流に対する保護が好適に行えることとなる。このスイッチ手段としては、バイポーラトランジスタ、FET や IGBT などを用いることができ

る。

【0017】また、上記過電流信号が出力されると上記スイッチ手段をオフにする回路遮断手段を備えることにより、過電流が継続して負荷に流れるような状態が阻止されることとなり、負荷や電線が保護される。

【0018】

【発明の実施の形態】図1は本発明に係る過電流検知回路を備えた自動車の電流供給回路の一実施形態の回路図である。この電流供給回路は、例えば車載バッテリーからなる電源部1とアースとの間に、シャント抵抗2、FET3および負荷4が直列に接続されてなり、スイッチ5がオンにされると、チャージポンプ回路6が動作してFET3のゲートに駆動電圧が印加されてFET3がオンにされ、電流が電源部1から負荷4に供給されて、負荷4が作動するようになっている。負荷4として、本実施形態では、例えばヘッドランプなどの車載ランプや、パワーウィンドーや電動ドアミラーを駆動するモータなどが用いられる。

【0019】シャント抵抗2は、抵抗値 $R_s$ が既知の高精度な低抵抗で、電源部1と負荷4の間に介設される電流検出抵抗を構成する。電源部1と負荷4とを接続する電線7は、複数の素線が被覆されて形成されている。また、スイッチ5は、電源部1から負荷4への電流供給のオンオフを指示する操作手段を構成し、FET3は、電源部1から負荷4への電流供給をオンオフさせるスイッチ手段を構成し、チャージポンプ回路6は、FET3を駆動する駆動部を構成している。なお、FET3に代えて、バイポーラトランジスタやIGBTなどを用いてもよい。

【0020】電流検出回路10は、シャント抵抗2に流れる負荷電流 $I_L$ に比例する比例電流(対応信号) $I_s$ を出力部(第1出力部)11から出力するものである。この電流検出回路10は、図1に示すように、PNPトランジスタからなるトランジスタQ1、Q2と、NPNトランジスタからなるトランジスタQ3、Q4と、抵抗値が $R_1$ の抵抗R11を備えている。

【0021】トランジスタQ1のエミッタは、抵抗R11を介してシャント抵抗2の電源部1側に接続され、トランジスタQ1のベースは、トランジスタQ2のベースに接続され、トランジスタQ1のコレクタは、トランジスタQ3のコレクタに接続されている。トランジスタQ2のエミッタは、シャント抵抗2の負荷4側に接続され、トランジスタQ2のコレクタは、当該トランジスタQ2のベース及びトランジスタQ4のコレクタに接続されている。

【0022】トランジスタQ3のベースは、当該トランジスタQ3のコレクタ及びトランジスタQ4のベースに接続され、トランジスタQ3のエミッタは、抵抗R2を介して接地されている。トランジスタQ4のエミッタは、トランジスタQ3のエミッタに接続され、この接続

点が出力部11とされ、後述する抵抗R1を介して接地されている。

【0023】なお、トランジスタQ1とトランジスタQ2、トランジスタQ3とトランジスタQ4とは、それぞれ、特性がほぼ同一のトランジスタを採用している。

【0024】ここで、負荷電流 $I_L$ に比例する比例電流 $I_s$ を出力部11から出力する電流検出回路10の作用について説明する。

【0025】まず、抵抗R11は、下記式(1)に示すように、シャント抵抗2の抵抗値 $R_s$ のN倍の抵抗値 $R_{11}$ を有するものを採用している。

$$R_{11} = N \cdot R_s \quad \dots(1)$$

トランジスタQ1、Q2のベースとシャント抵抗2の電源部1側との電位差について下記式(2)が得られる。

【0026】

$$I_{s1} \cdot R_{11} + V_{be}(Q1) = (I_{s1} + I_L) \cdot R_s + V_{be}(Q2) \quad \dots(2)$$

但し、図1に示すように、 $I_{s1}$ はトランジスタQ2のエミッタ電流、 $I_{s2}$ はトランジスタQ1のエミッタ電流、 $V_{be}(Q1)$ はトランジスタQ1のベース-エミッタ間電圧、 $V_{be}(Q2)$ はトランジスタQ2のベース-エミッタ間電圧である。

【0027】また、トランジスタQ1とトランジスタQ2とは、上述したように、特性がほぼ同一のトランジスタを採用しているので、下記式(3)が得られる。

$$V_{be}(Q1) = V_{be}(Q2) \quad \dots(3)$$

上記式(1)、式(3)を上記式(2)に代入すると、下記式(4)が得られる。

$$I_{s2} = (I_{s1} + I_L) / N \quad \dots(4)$$

また、図1の回路において、トランジスタQ3、Q4は、いわゆるカレントミラー回路を構成している。このカレントミラー回路では、共通のエミッタ抵抗R1を介して接地されており、かつ、上述したように特性がほぼ同一のトランジスタを採用していることからベース-エミッタ間電圧が等しいので、下記式(5)が得られる。

$$I_c(Q3) = I_c(Q4) \quad \dots(5)$$

但し、 $I_c(Q3)$ はトランジスタQ3のコレクタ電流、 $I_c(Q4)$ はトランジスタQ4のコレクタ電流である。

【0028】ここで、一般に、トランジスタの $h_{fe}$ =(コレクタ電流)/(ベース電流)は十分に大きいので、各トランジスタのエミッタ電流とコレクタ電流は等しいとみなすことができ、下記式(6)、式(7)が得られる。

$$I_e(Q3) = I_{s2} \quad \dots(6)$$

$$I_e(Q4) = I_{s1} \quad \dots(7)$$

さらに、下記式(8)が得られる。

$$I_c(Q3) = I_e(Q3)$$

$$I_c(Q4) = I_e(Q4) \quad \dots(8)$$

従って、上記式(5)、式(6)、式(7)より

$$I_{s2} = I_{s1} \quad \dots(9)$$

となる。従って、上記式(4)、式(9)より、

$$I_2 = I_1 = I_L / (N-1) \quad \cdots (10)$$

となる。また、上記式(6)、式(8)より、

$$I_2 = I_L (Q3) \quad \cdots (11)$$

となる。従って、上記式(10)、式(11)より、出力電流 $I_3$ は、

$$I_3 = 2 \cdot I_1 \\ = 2 \cdot I_L / (N-1) \quad \cdots (12)$$

となる。従って、数値 $N$ が既知であるので、負荷電流 $I_L$ に比例する比例電流 $I_3$ が得られる。

【0029】例えば、 $R_0 = 10(\text{m}\Omega)$ 、 $R_1 = 1(\text{k}\Omega)$ とすると、 $N = 10^4$ になるので、 $I_L = 3(\text{A})$ のときは $I_3 = 0.06(\text{mA})$ となる。

【0030】図1に戻り、積分回路(積分信号出力手段)20は、抵抗 $R1$ と、抵抗(第2抵抗) $R2$ と、コンデンサ $C1$ とを備え、抵抗 $R1$ が電流検出回路10の出力部11とアースとの間に接続され、抵抗 $R2$ およびコンデンサ $C1$ からなる直列回路が抵抗 $R1$ に並列に接続されて構成されており、抵抗 $R1$ の出力部11側が出力部(第2出力部)21とされている。

【0031】ここで、積分回路20の出力部21から出力される電圧 $V_0$ は、抵抗 $R1$ の抵抗値を $R_1$ 、抵抗 $R2$ の抵抗値を $R_2$ 、コンデンサ $C1$ の容量を $C_1$ とすると、下記式で表わされる。

$$V_0 = I_3 \cdot R_1 \cdot [1 - R_2 / (R_1 + R_2) \cdot \exp(-t/\tau)]$$

ただし、 $t$ は経過時間で、 $\tau = (R_1 + R_2) \cdot C_1$ である。上記式に示すように、積分回路20の出力部21から出力される電圧 $V_0$ は、電流検出回路10の出力部11から出力される比例電流 $I_3$ と時間の積に相当する電圧(積分信号) $V_0$ になっている。

【0032】基準電圧生成回路30は、電源電圧 $V_s$ から基準電圧 $V_R$ を生成して出力部31から出力するもので、ツェナーダイオードおよびオペアンプからなる上記特開平11-51983号公報に記載の回路や、半導体(例えばシリコン)のエネルギバンドギャップ電圧を利用したバンドギャップリファレンス回路などの公知の回路を採用することができる。

【0033】コンパレータ40の非反転入力端子は基準電圧生成回路30の出力部31に接続され、反転入力端子は積分回路20の出力部21に接続され、出力端子は、抵抗41によりプルアップされるとともに、インバータ42を介してNPNトランジスタ50のベースに接続されている。トランジスタ50のコレクタはFET3のゲートに接続され、エミッタは接地されている。この構成により、通常はプルアップ抵抗41によるハイレベル信号がインバータ42により反転されたローレベル信号が印加されて、トランジスタ50はオフになっている。

【0034】そして、コンパレータ40により積分回路20からの出力電圧 $V_0$ と基準電圧生成回路30からの基準電圧 $V_R$ とが比較され、 $V_0 > V_R$ になるとローレベルの電

圧信号(過電流信号)が出力され、インバータ42により反転されたハイレベル電圧信号がトランジスタ50に印加されてトランジスタ50がオンになり、トランジスタ50のオンによりFET3のゲートが接地されて、FET3がオフにされ、負荷4への電流供給が遮断されるようになっている。

【0035】コンパレータ40は、過電流信号を出力する過電流信号出力手段を構成し、トランジスタ50は、コンパレータ40から過電流信号が出力されるとFET3をオフにする回路遮断手段を構成する。

【0036】図2は、図1に示す積分回路20の抵抗 $R1$ およびコンデンサ $C1$ の値を変化させたときの過電流検知ラインを示す図、図3は、抵抗 $R2$ の値を変化させたときの過電流検知ラインを示す図である。

【0037】図2において、中央の実線P0は、抵抗値 $R_1 = R_0$ 、コンデンサ容量 $C_1 = C_0$ のときの過電流検知ラインを示している。この実線P0の上下の一点鎖線P1、P2は、それぞれコンデンサ容量 $C_1 = C_0$ で、抵抗値 $R_1 = 2 \cdot R_0$ 、 $R_1 = R_0/2$ のときの過電流検知ラインを示している。同図に示すように、抵抗 $R1$ の抵抗値 $R_1$ を低減することにより、定常(時間的に長く、検知レベルが変化していない)領域において、過電流検知レベルの電流値を低下させることができる。

【0038】また、実線P0の左右の破線P3、P4は、それぞれ抵抗値 $R_1 = R_0$ で、コンデンサ容量 $C_1 = C_0/10$ 、 $C_1 = 10 \cdot C_0$ のときの過電流検知ラインを示している。同図に示すように、コンデンサ $C1$ の容量値 $C_1$ を増大することにより、過渡(時間が短く、検知ラインが変化している)領域での過電流検知ラインを時間軸上で長時間側にシフトさせることができる。

【0039】また、図3に示すように、抵抗 $R2$ の抵抗値 $R_2$ を大きくすると、過渡(時間が短く、検知ラインが変化している)領域において、過電流検知ラインの検知電流を矢印P5の方向に低下させることができる。

【0040】図2、図3に示すように、積分回路20の抵抗 $R1$ 、 $R2$ の抵抗値 $R_1$ 、 $R_2$ 、コンデンサ $C1$ の容量値 $C_1$ を変更することによって、負荷4の特性に応じて適正な過電流検知ラインを設定することができる。

【0041】このように、本実施形態によれば、負荷電流 $I_L$ に比例する比例電流 $I_3$ と時間の積に相当する電圧 $V_0$ を出力し、これと基準電圧 $V_R$ とを比較するようにしたので、図4に示すように、正常動作の一環として通電開始時に負荷4に流れる電流レベルが上昇する突入電流や、通電途中でレベルが上昇するロック電流が流れた場合でも、基準電圧 $V_R$ より出力電圧 $V_0$ が高くなることはないので、過電流と誤検知することがなく、適正な過電流検知を行うことができる。この場合、必要とする基準電圧が1つだけの簡素な回路構成であるので、回路のIC化を容易に行うことができる。また、ランプ、抵抗、ソレノイドやモータなどの自動車に搭載される種々の負荷に適

用することが可能な過電流検知回路を実現することができる。

【0042】なお、本発明は、上記実施形態に限られず、以下の変形形態を採用することができる。

【0043】(1) 図5は電流検出回路10の変形形態を示す回路図で、図1と同一構成要素には同一符号を付している。図5の回路は、図1の回路においてトランジスタQ1とトランジスタQ3の間にPNPトランジスタQ5を介設するとともに、トランジスタQ2とトランジスタQ4の間にPNPトランジスタQ6を介設したものである。図5の回路によれば、図1の回路に比べてカレントミラー回路の特性が向上し、これによって電源部1の電源電圧 $V_{cc}$ の変動による影響が低減し、より精度良く $I_{L1}=I_{L2}$ が成立し、負荷電流 $I_L$ により高精度で比例する比例電流 $I_s$ を得ることができる。

【0044】(2) 図1、図5の電流検出回路10において、PNPトランジスタQ1、Q2からなるトランジスタ群T1、NPNトランジスタQ3、Q4からなるトランジスタ群T2およびPNPトランジスタQ5、Q6からなるトランジスタ群T3は、それぞれ、同一半導体ウエハ上の隣接トランジスタを利用することなどにより、ベース-エミッタ間電圧 $V_{be}$ の差がほとんど無視できるような構成にすることができる。

【0045】例えば、ディスクリット部品で回路を構成する場合には、隣接する2個のトランジスタを1つのパッケージに収容したものが市販されているので、それを利用すればよい。また、ICを用いる場合には、半導体ウエハ上でトランジスタQ1とトランジスタQ2を隣接して配置し、トランジスタQ3とトランジスタQ4を隣接して配置し、トランジスタQ5とトランジスタQ6を隣接して配置することにより、それぞれベース-エミッタ間電圧 $V_{be}$ の差をほとんど無視できる程度のレベルにすることができる。

【0046】また、図1、図5の電流検出回路10は、各抵抗および各トランジスタが半導体ウエハ上に形成されたICにより構成するようにしてもよい。

【0047】ここで、ICにおける素子の特性のばらつきについて説明する。ICは、半導体（一般にはシリコン）のインゴットから切り出された1枚のウエハ上に公知の回路形成工程によって多数の同一回路を形成した後、回路（チップ）毎にダイシングしてモールドすることによって製造される。

【0048】従って、ICにおける素子の特性のばらつきは、1枚のウエハ内部のチップ間で発生するばらつきと、ウエハ間のばらつきと、ウエハを切り出したインゴット間のばらつきとに分けることができる。

【0049】ICにおける素子の特性のばらつきは、回路形成工程におけるばらつき、すなわちエッチング工程のばらつき、露光工程のばらつき、不純物拡散工程の拡散度合いのばらつき、各工程における温度のばらつきな

どの要因によって生じる。

【0050】このうちで、上記ばらつき要因であるエッチング、露光、不純物拡散の各工程はウエハ毎に行われ、同一ウエハでは各工程の温度も同一であるので、1枚のウエハ内部のチップ間では、特性のばらつきが生じにくい。特に、同一チップ内で近接して形成される素子間におけるばらつきは、殆ど無視することができる。

【0051】ここで、ICで構成された形態の電流検出回路10において、トランジスタQ1とトランジスタQ2の関係、トランジスタQ3とトランジスタQ4の関係、トランジスタQ5とトランジスタQ6の関係は、ウエハ内部の同一チップにおいて近接して形成された素子の関係に当たる。

【0052】従って、トランジスタQ1とトランジスタQ2、トランジスタQ3とトランジスタQ4、トランジスタQ5とトランジスタQ6の特性の相対的なばらつきは、それぞれ非常に低いレベルにすることができる。

【0053】これによって、トランジスタQ1、Q2、トランジスタQ3、Q4、トランジスタQ5、Q6の特性を精度よく一致させることができ、極めて相対的なばらつきの小さい高精度の電流検出回路10を容易に得ることができる。

【0054】一方、電流検出回路10をディスクリットの抵抗やトランジスタにより構成して同等の精度を得ようとすると、各素子の選別を行って抵抗値などの特性を揃える必要があるために、非常に手間を要することになり、製造効率が低下することとなる。

【0055】これに対して、電流検出回路10をICにより構成することによって、上述したように、負荷電流に精度良く比例した電流を得ることが可能な電流検出回路10を容易に実現できるとともに、回路を小型化することができる。

【0056】(3) 図6は電流検出回路10の異なる変形形態を示す回路図で、図1と同一構成要素には同一符号を付している。図6の回路では、オペアンプOP1の反転入力端子を抵抗R12を介してシャント抵抗R2の電源部1側に接続し、非反転入力端子をシャント抵抗R2のFET3側に接続し、出力端子をPNPトランジスタQ11のベースに接続している。さらに、オペアンプOP1の反転入力端子をトランジスタQ11のエミッタに接続し、トランジスタQ11のコレクタを出力部11としている。

【0057】図6の回路において、オペアンプOP1の増幅率が十分に大きい場合には、オペアンプOP1の反転入力端子と非反転入力端子の電位差は0とみなせる。従って、 $I_{L1} \cdot R_{L1} = (I_{L1} + I_{L2}) \cdot R_2 + I_{L2} \cdot R_3$ となる。但し、 $R_{L1}$ は抵抗R12の抵抗値、 $R_2$ はシャント抵抗R2の抵抗値、 $I_{L1}$ はオペアンプOP1の反転入力端子に流入する電流、 $I_{L2}$ はオペアンプOP1の非反転入力端子に流入する電流である。

【0058】上記式を変形すると、PNPトランジスタQ11のエミッタ電流 $I_{E1}$ は、 $I_{E1} \approx I_L \cdot R_E / R_{E1}$ となる。これによって、トランジスタQ11のエミッタ電流とコレクタ電流はほぼ等しいことから、負荷電流 $I_L$ に比例した電流を出力することができる。

【0059】(4) 図7は電流検出回路10のさらに異なる変形形態を示す回路図で、図1、図6と同一構成要素には同一符号を付している。

【0060】FET(電界効果トランジスタ)は、一般に、同一特性を示す最小単位のFETが多数集合して構成されている。図7におけるセンスFET3aは、FET内部で最小単位のFETの数がメイン部3bとセンス部3cとでN:1に分割して構成されたものである。

【0061】最小単位のFETのオン抵抗を $R_E$ とすると、メイン部3bの抵抗値は $R_E / N$ 、センス部3cの抵抗値は $R_E$ となり、図6のシャント抵抗2がメイン部3bに相当し、抵抗R12がセンス部3cに相当することとなる。これによって、図6の場合と同様に、負荷電流 $I_L$ に比例するコレクタ電流 $I_{C1}$ を得ることができる。

【0062】図8は、図7の回路における過電流検知ラインの検討結果を示す図で、検討条件として、負荷4を55W車載ヘッドランプとし、電線7をAVSSの0.85mm<sup>2</sup>とし、センスFET3aのN=2,500とし、電源部1の電源電圧 $V_E = 12V$ としている。また、図7では図示を省略している図1の積分回路20の抵抗R1の抵抗値 $R_1 = 1.3k\Omega$ 、抵抗R2の抵抗値 $R_2 = 100\Omega$ 、コンデンサC1の容量値 $C_1 = 100\mu F$ 、基準電圧生成回路30から出力される基準電圧 $V_R = 2.5V$ としている。

【0063】図8において、ラインQ1は電線7の劣化特性を示し、ラインQ2は電線7を構成する素線1本の劣化特性を示し、ラインQ3はセンスFET3aの最大定格を示し、ラインQ4は負荷電流 $I_L$ の最大電流を示し、ライン群Q5は積分回路20の各素子のパラメータを上記検討条件から変化させたときの過電流検知ラインを示している。

【0064】図8に示すように、積分回路20の各素子のパラメータが適正な値のものを採用することにより、過電流検知ラインを適正に設定することができる。この場合において、同図に示すように、素線1本の短絡を検知するような過電流検知ラインを設定することも可能である。

【0065】なお、積分回路20の抵抗R2として抵抗値 $R_2$ が所定レベル以上のものを採用することで、図3、図8から分かるように、特に、過渡領域における過電流検知ラインをFET3、3aの安全動作領域限界を超えないようにすることができ、これによってFET3、3aを確実に保護することができる。

【0066】(5) 積分回路20は、抵抗R2を備えずに抵抗R1およびコンデンサC1のみで構成するようにしてもよい。この場合でも、図2に示すように、抵抗R

1およびコンデンサC1のパラメータを変更することで、所望の過電流検知ラインを設定することができる。

【0067】

【発明の効果】以上説明したように、本発明によれば、負荷に供給される負荷電流に対応するレベルの対応信号を電流検出手段の第1出力部から出力し、上記対応信号と時間との積に相当する積分信号を積分信号出力手段の第2出力部から出力し、予め設定されたレベルの基準信号と上記積分信号のレベルを比較して上記積分信号が上記基準信号以上になると過電流信号を出力するようにしたので、正常動作の一環として負荷電流のレベルが上昇する突入電流やモータのロック電流などのような場合に、過電流と誤検知することがなくなり、過電流の適正な検知を行うことができる。

【0068】また、電流検出手段は、負荷電流に比例するレベルの電流信号を出力するもので、積分信号出力手段は、電流検出手段の第1出力部とアースとの間に接続された抵抗および当該抵抗に並列接続されたコンデンサを備え、上記抵抗の第1出力部側を第2出力部とするもので、基準信号出力手段は、上記基準信号として予め設定されたレベルの基準電圧を上記電源部にに基づき生成する基準電圧生成回路を備えたものであるとすることにより、抵抗およびコンデンサの簡素な回路構成で、過電流の適正な検知を行うことができる。また、抵抗およびコンデンサのパラメータを変化させることにより、所望の形状の積分信号を形成することができ、これによって負荷や電線の特性に応じて適正な過電流検知のレベルを設定することができる。

【0069】また、上記積分信号出力手段は、上記コンデンサに直列接続された第2抵抗をさらに備え、上記コンデンサおよび上記第2抵抗からなる直列回路が上記抵抗に並列接続されたものであるとすることにより、さらに第2抵抗の抵抗値を変化させることで、積分信号を更に容易に所望の形状にすることができ、これによって負荷や電線の特性に応じて更に適正な過電流検知のレベルを容易に設定することができる。

【0070】さらに、第2抵抗の抵抗値をスイッチ手段に流れる電流が当該スイッチ手段の安全動作領域限界に達するまでに上記過電流信号出力手段から上記過電流信号が出力されるように設定されていることで、スイッチ手段を過電流に対して適正に保護することができる。

【0071】また、上記過電流信号が出力されると上記スイッチ手段をオフにする回路遮断手段を備えることにより、過電流が継続して負荷に流れるような状態を阻止することができ、負荷や電線を保護することができる。

【図面の簡単な説明】

【図1】本発明に係る過電流検知回路を備えた自動車の電流供給回路の一実施形態の回路図である。

【図2】図1に示す積分回路の抵抗R1およびコンデンサC1の値を変化させたときの過電流検知ラインを示す

10

20

30

40

50

図である。

【図3】抵抗R2の値を変化させたときの過電流検知ラインを示す図である。

【図4】本実施形態による負荷電流および出力電圧の変化を示す図である。

【図5】電流検出回路の変形形態を示す回路図である。

【図6】電流検出回路の異なる変形形態を示す回路図である。

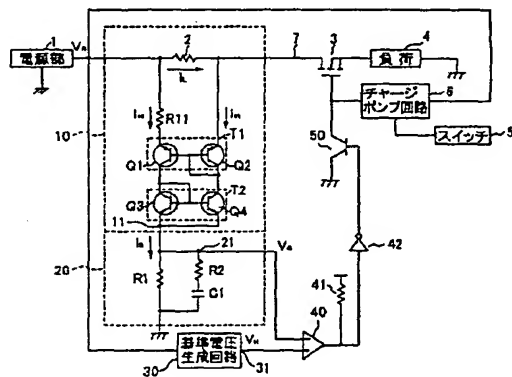
【図7】電流検出回路のさらに異なる変形形態を示す回路図である。

【図8】図7の回路における過電流検知ラインの検討結果を示す図である。

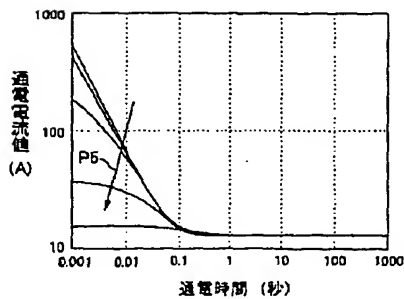
【図9】電線の劣化特性を示す図である。

【図10】従来の過電流検出回路の回路図である。 \*

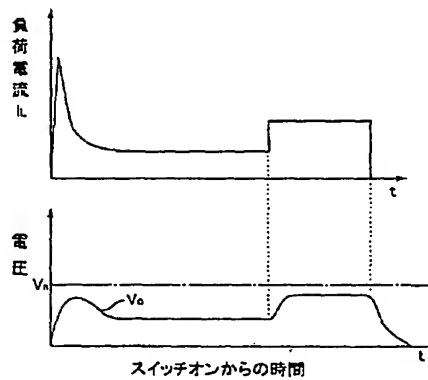
【図1】



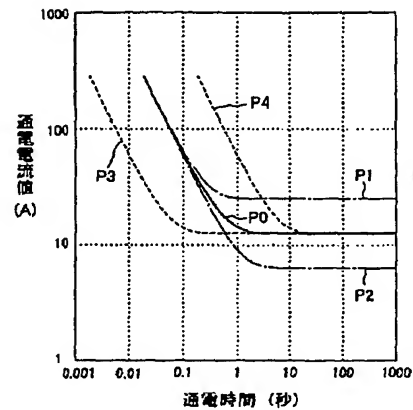
【図3】



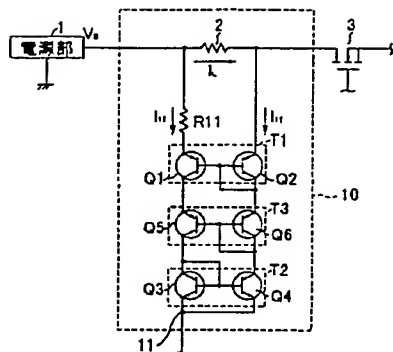
【図4】



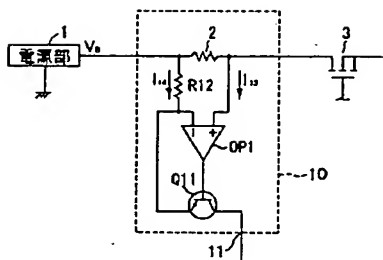
【図2】



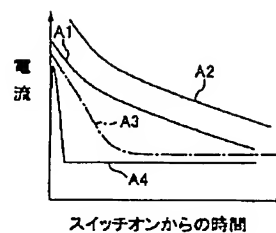
【図5】



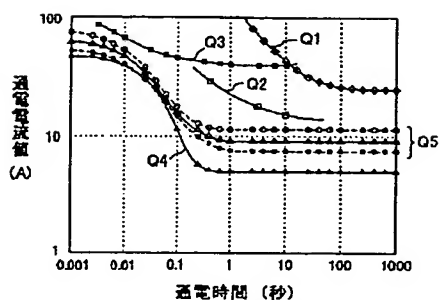
【図6】



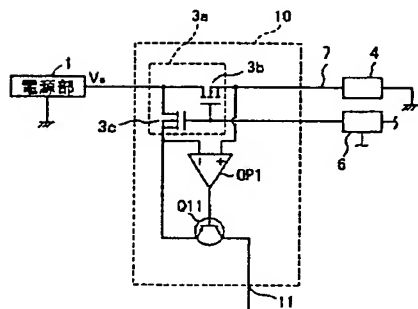
【図9】



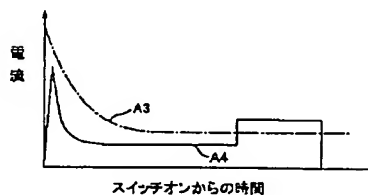
【図8】



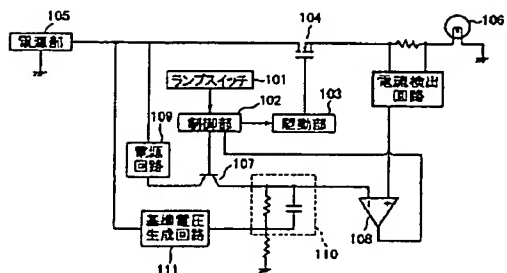
【図7】



【図11】



【図10】



フロントページの続き

(72)発明者 星野 孝志  
愛知県名古屋南区菊住1丁目7番10号  
株式会社ハーネス総合技術研究所内

Fターム(参考) 2G014 AA04 AB24 AB38 AC18  
2G035 AA15 AD02 AD03 AD10 AD16  
AD23

